



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11167094 A**(43) Date of publication of application: **22.06.99**

(51) Int. Cl. **G02F 1/133**
G09G 3/20
G09G 3/36
H04N 9/30

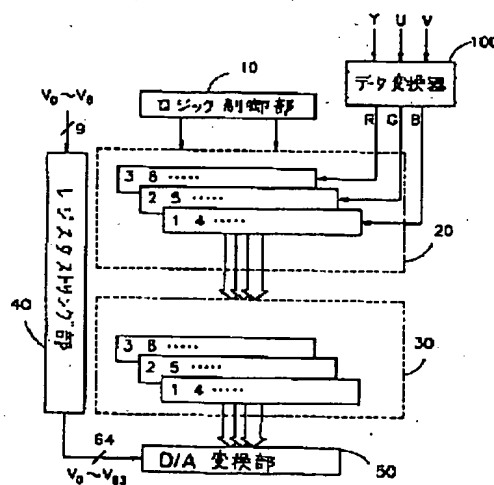
(21) Application number: **10216771**(71) Applicant: **LG SEMICON CO LTD**(22) Date of filing: **31.07.98**(72) Inventor: **SO SEOK SHIM**(30) Priority: **01.08.97 KR 97 9736841**(54) **COLOR LCD DRIVE UNIT**

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To simplify the wiring of the color LCD drive unit to which video data are transmitted from an external LCD control part by decreasing the number of pins of a package between the color LCD drive unit and external LCD control part.

SOLUTION: This device is equipped with a logic control part 10 which outputs signals for controlling respective parts in the driving device with control signals from the external LCD control part, an input register 20 which sequentially stores RGB data under the control of the logic control part 10, a storage register 30 which stores all the RGB data of the input register 20, a register string part 40 which outputs a multistage-level voltage signal with an external voltage signal, a D/A conversion part 50 which converts the RGB digital data into analog data with the voltage signal outputted by the register string part 40, and a data conversion part 100 which converts data in YUV format inputted from the LCD control part into data in RGB format.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 11-167094

(43) 公開日 平成 11 年 (1999) 6 月 22 日

(51) Int. Cl. °	識別記号	F I
G 0 2 F 1/133	5 0 5	G 0 2 F 1/133 5 0 5
G 0 9 G 3/20	6 5 0	G 0 9 G 3/20 6 5 0 M
	3/36	3/36
H 0 4 N 9/30		H 0 4 N 9/30

審査請求 有 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平 10-216771

(22) 出願日 平成 10 年 (1998) 7 月 31 日

(31) 優先権主張番号 36841/1997

(32) 優先日 1997 年 8 月 1 日

(33) 優先権主張国 韓国 (KR)

(71) 出願人 596034274

エルジー セミコン カンパニー リミテッド

大韓民国、チューンチェオンブクド、チエオンジュ、フンダクグ、ヒヤングジェオンードン、1

(72) 発明者 ソーセオク シム

大韓民国、キュンサンブクド、グミ、ゴンドンードン、54

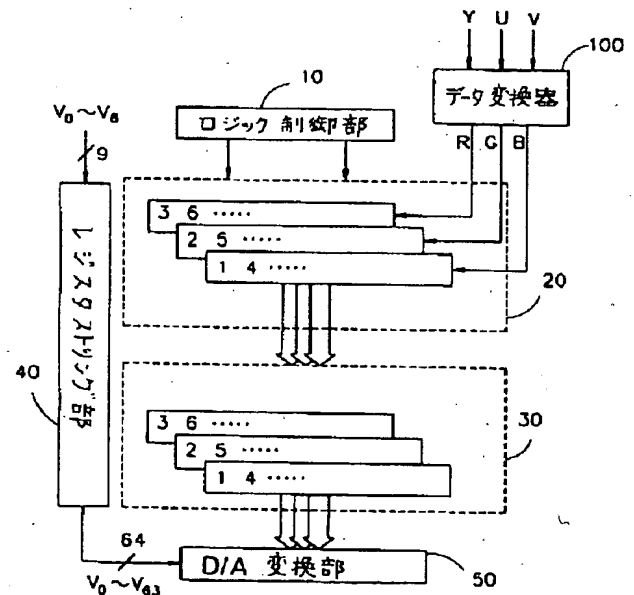
(74) 代理人 弁理士 笹島 富二雄 (外 1 名)

(54) 【発明の名称】 カラー LCD 駆動装置

(57) 【要約】

【課題】 外部の LCD 制御部から映像データが伝送されるカラー LCD 駆動装置において、該カラー LCD 駆動装置と外部の LCD 制御部との間のパッケージのピン数を低減して配線を簡略化する。

【解決手段】 外部の LCD 制御部からの制御信号で駆動装置内の各部を制御する信号を出力するロジック制御部 10 と、該ロジック制御部 10 の制御により RGB データを順次記憶する入力レジスタ 20 と、該入力レジスタ 20 の全ての RGB データを記憶する記憶レジスタ 30 と、外部からの電圧信号により多段レベルの電圧信号を出力するレジスタストリング部 40 と、レジスタストリング部 40 から出力する電圧信号により RGB デジタルデータをアナログデータに変換する D/A 変換部 50 と、LCD 制御部から入力する YUV 形式のデータを RGB 形式のデータに変換するデータ変換部 100 とを備える。



【特許請求の範囲】

【請求項1】 外部のLCD制御部の制御により駆動装置内の各部を制御する制御信号を出力するロジック制御部(10)と、
 該ロジック制御部(10)から出力される制御信号によりRGBデータを順次記憶する入力レジスタ部(20)と、
 該入力レジスタ部(20)に順次記憶された全てのRGBデータを前記入力レジスタ部(20)から一括して受け取り、該RGBデータを記憶する記憶レジスタ(30)と、
 外部の電源供給装置から入力する任意の電圧信号(V0～V8)に従って多段レベルを有する電圧信号(V0～V64)をそれぞれ出力するレジスタストリング部(40)と、
 該レジスタストリング部(40)から出力される多段電圧信号(V0～V64)に従って、前記記憶レジスタ(30)に記憶されたデジタルRGBデータをアナログデータに変換し、外部のLCDパネルのコラム段に出力するD/A変換部(50)と、
 を備えたカラーLCD駆動装置において、
 前記LCD制御部から入力するYUV形式のデータをRGB形式のデータに変換して前記入力レジスタ部(20)に出力するデータ変換部(100)を備えて構成されたことを特徴とするカラーLCD駆動装置。
 【請求項2】 前記データ変換部(100)は、
 前記LCD制御部から入力するYUV形式のデータ中のU信号及びV信号を所定ビット数だけシフトさせてU1信号、U2信号及びV1信号、V2信号を出力するシフティング部(110)と、
 該シフティング部(110)から入力するU1信号、U2信号及びV1信号、V2信号と、前記LCD制御部から入力するYUV形式のデータのY信号と、を加算及び減算し、RGB形式のデータに変換して出力する加算/減算部(120)と、
 を備えたことを特徴とする請求項1記載のカラーLCD駆動装置。

【請求項3】 前記シフティング部(110)は、
 前記LCD制御部から入力するYUV形式のデータ中のU信号を5ビット下位ビットにシフトさせてU1信号を出力する第1シフト(111)と、
 前記U信号を6ビット下位ビットにシフトさせてU2信号を出力する第2シフト(112)と、
 前記LCD制御部から入力するYUV形式のデータ中のV信号を3ビット下位ビットにシフトさせてV1信号を出力する第3シフト(113)と、
 前記V信号を6ビット下位ビットにシフトさせてV2信号を出力する第4シフト(114)と、を備えたことを特徴とする請求項2記載のカラーLCD駆動装置。

【請求項4】 前記加算/減算部(120)は、

前記シフティング部(110)の第3シフト(113)から入力するV1信号を11回加算し、該加算信号に前記LCD制御部から入力するYUV形式のデータ中のY信号を加算してR(赤)信号を出力する第1加算器(121)と、
 前記シフティング部(110)の第4シフト(114)から入力するV2信号を45回加算する第2加算器(122)と、
 前記シフティング部(110)の第1シフト(111)から入力するU1信号を11回加算する第3加算器(123)と、
 前記第2加算器(122)及び第3加算器(123)から入力する各信号を夫々加算する第4加算器(124)と、
 該第4加算器(124)から入力する信号を、前記LCD制御部から入力するYUV形式のデータ中のY信号から減算し、G(緑)信号を出力する減算器(125)と、
 前記シフティング部(110)の第2シフト(112)から入力するU2信号を111回加算し、該加算された信号に前記LCD制御部から入力するYUV形式のデータ中のY信号を加算してB(青)信号を出力する第5加算器(126)と、を備えたことを特徴とする請求項2記載のカラーLCD駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、カラーLCD(Liquid Crystal Display)駆動装置に係るもので、より詳しくは、外部のLCD制御部からYUV形式のデータ信号で伝送されたカラー映像データ信号をRGB形式のデータ信号に変換するデータ変換部を備えたカラーLCD駆動装置に関するものである。

【0002】

【従来の技術】一般に、デジタルカラー映像を表現する方法としては、RGB(Red、Green、Blue)形式及びYUV形式がある。前記RGB形式は、カラーを構成する赤(R)、緑(G)、青(B)のデータ信号によりカラー映像を表現するが、YUV形式は、一つの明度成分のY信号(輝度信号)と二つの色相成分であるU信号及びV信号(色差信号)によりカラー映像を表現する方式であり、これは、人間の視覚は色(Color)を認識するとき、明度情報には敏感であるが、色相情報には鈍感であることを勘案したものである。

【0003】RGB形式のデータ信号を伝送するとき、R(赤)、G(緑)、B(青)に対してそれぞれ6ビット又は8ビットのデータラインを要するが、YUV形式のデータ信号を伝送するとき、明度情報は、多量のビットのデータラインを利用するが、色相情報は、少量のビットのデータラインの利用で伝送することができ

【0004】即ち、YUV形式のY信号は明度情報（輝度）を表し、U信号及びV信号は色相情報（彩度）を表すため、Y信号は、4ビットのデータラインにより伝送され、U信号及びV信号はそれぞれ1ビット、2ビット又は4ビットのデータラインにより伝送される。従って、Y:U:V=4:1:1のときは、カラー情報の表示のための最少データビット数として6ビット、Y:U:V=4:2:2のときは8ビット、Y:U:V=4:2:4又はY:U:V=4:4:2のときは10ビット、Y:U:V=4:4:4のときは12ビットがそれぞれ要求される。結局、6、8、10又は12ビットのデータラインのみを利用して全てのカラー情報を伝送することができる。

【0005】且つ、前記YUV形式は、メモリをRGB型式よりも効率的に利用し、該メモリ又はその他の装置に要求されるデータライン数を低減することもできる。また、RGB形式のデータ及びYUV形式のデータの全ては、ディジタル形式であるため、相互変換が可能である。図6に、従来のカラーLCD駆動装置の一例を示す。

【0006】図6において、従来のカラーLCD駆動装置は、外部のLCD制御部（LCDcontroller）（図示せず）から入力する制御信号により駆動装置内部の各部を制御するための制御信号を出力するロジック制御部（control logic）10と、該ロジック制御部10から出力する制御信号により前記LCD制御部から入力するRGBデータを順次記憶する入力レジスタ部（Input registers）20と、該入力レジスタ部20に順次記憶された全てのRGBデータを一括して受け取り、該RGBデータを記憶する記憶レジスタ（Storage registers）30と、複数の抵抗が直列に接続され、所望の電圧を出力するため、抵抗の64個の地点を選択し、外部の電源供給装置から入力する9個の電圧信号V0～V8に従って64個のレベルを有する相異なる電圧信号V0～V63を出力するレジスタストリング部（register string）40と、該レジスタストリング部40から出力する64個の電圧信号V0～V63に従って、前記記憶レジスタ30に記憶されたRGBデータをアナログデータに変換してLCDパネル（panel）のコラム段（図示せず）に出力するディジタル/アナログ変換部（Digital to analog converter；以下、D/A変換部と称す）50と、を備えて構成されていた。このとき、前記RGBデータは、ディジタル形式のデータである。

【0007】そして、上述のカラーLCD駆動装置の内部又は外部と連結されるデータラインは、各RGBデータに該当する全てのデータビット数に従って、それぞれ相異なるように構成されている。即ち、64グレイ（Gray）を表示するためには、R（赤）、G（緑）、B（青）毎に6ビットずつ計18ビットのデータラインが要求され、256グレイを表示するためには、それぞれ

8ビットずつ計24ビットのデータラインが要求される。

【0008】以下、このように構成された従来のカラーLCD駆動装置の動作について説明する。先ず、外部のLCD制御部（図示せず）から制御信号及びRGB形式のデータがカラーLCD駆動装置に入力すると、該制御信号によりロジック制御部10は、カラーLCD駆動装置内部のその他の構成要素を制御する制御信号を出力する。

10 【0009】次いで、前記ロジック制御部10から出力される制御信号に従って、入力レジスタ部20は、前記LCD制御部から入力されるRGBデータを順次記憶する。入力レジスタ部20へのRGBデータの記憶が終了した後、記憶レジスタ30は、全てのRGBデータを入力レジスタ部20から一括して受け取り、それらを記憶する。

20 【0010】一方、前記レジスタストリング部40は、所望の電圧を出力するため、内部抵抗の64個の地点を選択し、外部の電源供給装置から入力する9個の電圧信号V0～V8に従って、64個のレベルを有する相互に異なる電圧信号V0～V63をそれぞれ出力する。次いで、D/A変換部50は、前記レジスタストリング部40から出力する64個の電圧信号V0～V63を利用して、前記記憶レジスタ30に記憶されたRGBデータに該当する電圧を選択し、ディジタルRGBデータをアナログデータに変換し、LCDパネルのコラム段（図示せず）に出力する。

【0011】

30 【発明が解決しようとする課題】然るに、このような従来のカラーLCD駆動装置においては、R（赤）、G（緑）、B（青）に該当する全てのデータラインを備える必要があった。即ち、64グレイを表示するためには、R（赤）、G（緑）、B（青）毎にそれぞれ6ビットずつ計18ビットのデータラインを必要とし、256グレイを表示するためには、それぞれ8ビットずつ計24ビットのデータラインを必要とするため、各データラインに該当するパッケージのピン数が増加する。このため、実際のシステムに適用する場合には、その配線が煩雑になり、データを伝送する時に、電磁波障害（EMI：Electromagnetic Interference）が頻繁に発生するという不都合な点があった。

40 【0012】そこで、本発明の目的は、LCD制御部からカラー映像信号をYUV形式のデータ信号で伝送するカラーLCD駆動装置において、該カラーLCD駆動装置と外部のLCD制御部との間のパッケージのピン数を低減して配線を簡略化し、カラーLCD駆動装置と外部のLCD制御部との間におけるデータの伝送時に発生する電磁波障害を抑制し得るカラーLCD駆動装置を提供しようとするものである。

50 【0013】

【課題を解決するための手段】このような目的を達成するため、本発明のうち、請求項1は、外部のLCD制御部の制御により駆動装置内の各部を制御する制御信号を出力するロジック制御部と、該ロジック制御部から出力される制御信号によりRGBデータを順次記憶する入力レジスタ部と、該入力レジスタ部に順次記憶された全てのRGBデータを前記入力レジスタ部から一括して受け取り、該RGBデータを記憶する記憶レジスタと、外部の電源供給装置から入力する任意の電圧信号に従って多段レベルを有する電圧信号をそれぞれ出力するレジスタストリング部と、該レジスタストリング部から出力される多段電圧信号に従って、前記記憶レジスタに記憶されたデジタルRGBデータをアナログデータに変換し、外部のLCDパネルのコラム段に出力するD/A変換部と、を備えたカラーLCD駆動装置において、前記LCD制御部から入力するYUV形式のデータをRGB形式のデータに変換して前記入力レジスタ部に出力するデータ変換部を備えて構成されている。

【0014】この請求項1に係るカラーLCD駆動装置によれば、データ変換部によって、YUV形式のデータがRGB形式のデータに変換されるため、LCD駆動装置とLCD制御部間のデータライン数を低減し、連結配線を簡略化し、データ伝送時に発生する電磁波障害を抑制し得る。前記データ変換部は、請求項2に記載のように、前記LCD制御部から入力するYUV形式のデータ中のU信号及びV信号を所定ビット数だけシフトさせてU1信号、U2信号及びV1信号、V2信号を出力するシフティング部と、該シフティング部から入力するU1信号、U2信号及びV1信号、V2信号と、前記LCD制御部から入力するYUV形式のデータのY信号と、を加算及び減算し、RGB形式のデータに変換して出力する加算/減算部と、を備えて構成するとよい。

【0015】前記シフティング部は、請求項3に記載のように、前記LCD制御部から入力するYUV形式のデータ中のU信号を5ビットだけ下位ビットにシフトさせてU1信号を出力する第1シフト部と、前記U信号を6ビットだけ下位ビットにシフトさせてU2信号を出力する第2シフト部と、前記LCD制御部から入力するYUV形式のデータ中のV信号を3ビットだけ下位ビットにシフトさせてV1信号を出力する第3シフト部と、前記V信号を6ビットだけ下位ビットにシフトさせてV2信号を出力する第4シフト部と、を備えて構成した。

【0016】前記加算/減算部は、請求項4に記載のように、前記シフティング部の第3シフト部から入力するV1信号を11回加算し、該加算信号に前記LCD制御部から入力するYUV形式のデータ中のY信号を加算してR(赤)信号を出力する第1加算器と、前記シフティング部の第4シフト部から入力するV2信号を45回加算する第2加算器と、前記シフティング部の第1シフト部から入力するU1信号を11回加算する第3加算器と、前記

第2加算器及び第3加算器から入力する各信号を夫々加算する第4加算器と、該第4加算器から入力する信号を、前記LCD制御部から入力するYUV形式のデータ中のY信号から減算し、G(緑)信号を出力する減算器と、前記シフティング部の第2シフト部から入力するU2信号を111回加算し、該加算された信号に前記LCD制御部から入力するYUV形式のデータ中のY信号を加算してB(青)信号を出力する第5加算器と、を備えて構成した。

10 【0017】

【発明の実施の形態】以下、本発明に係るカラーLCD駆動装置の一実施形態を図面を用いて説明する。尚、図6に示した従来のカラーLCD駆動装置と同様な部分は同様な符号を付して説明する。図1において、本実施形態に係るカラーLCD駆動装置は、外部のLCD制御部(図示せず)から入力する制御信号により、駆動装置内部の各部を制御する制御信号を発生するロジック制御部10と、該ロジック制御部10から出力する制御信号により、外部から入力するRGBデータを順次記憶する入力レジスタ部20と、該入力レジスタ部20に順次記憶された全てのRGBデータを一括して受け取り、それらのRGBデータを記憶する記憶レジスタ部30と、複数の抵抗が直列に連結され、所望の電圧を出力するために、抵抗の64個の地点を選択し、外部の電源供給装置から印加される9個の電圧信号V0~V8に従って、64個のレベルを有する、相互に相異なる電圧信号V0~V63をそれぞれ出力するレジスタストリング部40と、該レジスタストリング部40から印加される64通りのレベルの電圧信号V0~V63に従って、記憶レジスタ30に記憶されたデジタルRGBデータをアナログデータに変換し、LCDパネル(図示せず)のコラム段に出力するD/A変換部50と、LCD制御部から入力するYUV形式のデータをRGB形式のデータに変換し、入力レジスタ部20に出力するデータ変換部100とを備えて構成されている。

【0018】前記データ変換部100は、図2に示したように、外部のLCD制御部から入力されるYUV形式のデータ中のU信号及びV信号を所定ビット数だけシフトさせ、U1、U2及びV1、V2信号を出力するシフティング部110と、該シフティング部110から出力するU1、U2及びV1、V2信号とYUV形式のデータのY信号とを加算又は減算し、RGBデータに変換する加算/減算部120と、を備えている。

【0019】シフティング部110は、図3に示したように、外部のLCD制御部から入力されるYUV形式のデータのU信号を5ビットだけシフトさせ、U1信号を出力する第1シフト部111と、U信号を6ビットだけシフトさせ、U2信号を出力する第2シフト部112と、YUV形式のデータのV信号を3ビットだけシフトさせ、V1信号を出力する第3シフト部113と、V信号を6ビ

ットだけシフトさせ、V2信号を出力する第4シフト114と、を備えている。これらの第1シフト111、第2シフト112、第3シフト113及び第4シフト114でそれぞれ行われる5ビット、6ビット、3ビット及び6ビットのシフトは、最下位ビット側にシフトされる。

【0020】又、前記加算/減算部120は、図5に示したように、外部のLCD制御部から入力するYUV形式のデータのY信号と第3シフト113から入力するV1信号とを11回加算してR(赤)信号を出力する第1加算器121と、第4シフト114から入力するV2信号を45回加算する第2加算器122と、第1シフト111から入力するU1信号を11回加算する第3加算器123と、第2加算器122及び第3加算器123の各出力を加算する第4加算器124と、該第4加算器124の出力を外部のLCD制御部から入力するY信号で減算してG(緑)信号を出力する減算器125と、外部のLCD制御部から入力するY信号と第2シフト112から入力するU2信号とを111回加算してB(青)信号を出力する第5加算器126と、を備えている。

$$R=Y+1.375 \times V \quad (1)$$

$$G=Y-0.703125 \times V-0.34375 \times U \quad (2)$$

$$B=Y+1.734375 \times U \quad (3)$$

前記式(1)、(2)、(3)を分数に変形すると、

$$R=Y+11V/8 \quad (1a)$$

$$G=Y-45V/64-11U/32 \quad (2b)$$

$$B=Y+111U/64 \quad (3c)$$

になる。

【0024】このとき、前記式(1a)の、R信号は、V信号を8で割った値を11回加算した信号をY信号に加算したものと等価である。前記式(2b)のG信号は、V信号を64で割った値を45回加算した信号と、U信号を32で割った値を11回加算した信号とを加算し、この加算値をY信号から減算したものと等価である。

【0025】前記式(3c)のB信号は、U信号を64で割った値を111回加算した信号にY信号を加算したものと等価である。そして、データビットを1ビット下位にシフトさせると、2で割った値と等価であるため、3ビットだけ下位にシフトさせることは、 $2 \times 2 \times 2 = 8$ で割ることと等価になる。同様に、5ビットだけ下位にシフトさせることは、32で割ることと等価になり、6ビットだけ下位にシフトさせることは、64で割ることと等価になる。

【0026】従って、図3に示したように、第1～第4シフト111～114で、それぞれ5ビット、6ビット、3ビット及び6ビットだけシフトすることは、最下位のビットLSB側にシフトされるため、データビットを上述のように除算することと等価になる。即ち、シフティング部110では、図4(B)に示したように、第

*【0021】以下、このように構成された本実施形態に係るカラーLCD駆動装置の動作について説明する。先ず、LCD制御部からYUV形式のデータがカラーLCD駆動装置に伝送されると、図3に示したように、データ変換部100のシフティング部110の第1シフト111及び第2シフト112は、YUV形式のデータ信号中のU信号を5ビット及び6ビットずつそれぞれシフトさせ、U1及びU2の信号を出力する。第3シフト113及び第4シフト114は、V信号を3ビット及び6ビットずつそれぞれシフトさせ、V1及びV2信号を出力する。

【0022】次いで、図5に示したように、加算/減算部120は、シフティング部110から出力するU1、U2及びV1、V2信号と外部のLCD制御部から入力するY信号とを加算及び減算してRGBデータ信号に変換して出力する。データ変換部100においてYUV形式のデータ信号をRGB形式のデータ信号に変換する過程を説明すると、次のようである。

【0023】先ず、次の式を用いてYUV形式のデータがRGB形式のデータに変換される。

1シフト111が、外部のLCD制御部から入力するYUV形式のデータのU信号を5ビット下位にシフトさせてU1信号を出力するが、このようなシフティング動作は、U信号を32で割ることと等価である。同様に、第2シフト112は、図4(C)に示すように、U信号を6ビット下位にシフトさせてU2信号を出力するが、このようなシフティング動作は、U信号を64で割ることと等価である。

【0027】又、シフティング部110の第3シフト113は、図4(A)に示すように、外部のLCD制御部から入力するYUV形式データのV信号を3ビット下位にシフトさせてV1信号を出力するが、このようなシフティング動作は、V信号を8で割ることと等価である。第4シフト114は、図4(C)に示すように、外部のLCD制御部から入力するYUV形式のデータ中のV信号を6ビット下位にシフトしてV2信号を出力するが、該第4シフト114の動作はV信号を64で割ることと等価である。尚、図中、MSBは最上位ビットを示す。

【0028】更に、加算/減算部120では、図5に示したように、第1加算器121が第3シフト113から出力するV1信号を11回加算し、該加算値にLCD制御部から入力するYUV形式のデータのY信号を加算し

10

*20

30

40

50

てR信号を出力する。次いで、第2加算器122は第4シフタ114から出力するV2信号を45回加算して出力し、第3加算器123は第1シフタ111から出力するU1信号を11回加算して出力し、第4加算器124は第2加算器122の出力に第3加算器123の出力を加算して出力する。

【0029】次いで、減算器125は第4加算器124の出力を外部のLCD制御部から入力するYUV形式のデータのY信号から減算してG信号を出力する。次いで、加算/減算部120の第5加算器126は第2シフタ112から出力するU2信号を111回加算し、該加算値に外部のLCD制御部から入力するYUV形式のデータ中のY信号を加算してB信号を出力する。

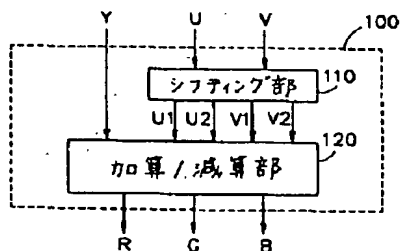
【0030】即ち、LCD制御部から伝送されるYUV形式のデータをRGB形式に変換する過程では、実数演算の除算を行わずに、シフティング部110で行われるデータのビット演算（即ち、データシフティング）と、加算/減算部120で行われる定数演算とにより、RGB形式のデータを得ることができる。このように、データ変換部100で変換されたRGB形式のデジタルデータは、従来のカラーLCD駆動装置と同様に、ロジック制御部10の制御により入力レジスタ部20に順次記憶された後、記憶レジスタ部30を経て、D/A変換部50からアナログデータに変換され、外部のLCDパネルに伝送される。

【0031】以上のように、本実施形態に係るカラーLCD駆動装置によれば、データ変換部100によって、YUV形式のデータがRGB形式のデータに変換されるため、本カラーLCD駆動装置と外部のLCD制御部との間のデータライン数を低減し、連結配線を簡略化し、延いては、データ伝送時に発生する電磁波障害を抑制することができる。

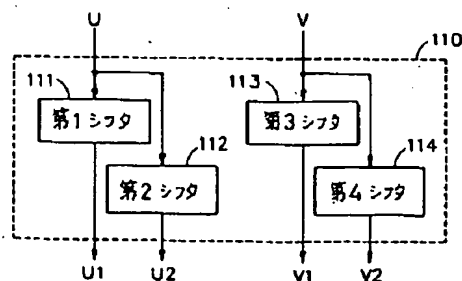
【0032】

【発明の効果】以上説明したように、請求項1に記載した発明によれば、外部のLCD制御部からLCD駆動装置へ伝送する映像データ信号はYUV形式のデータ信号とし、駆動装置内部でYUV形式のデータ信号をRGB形式のデータ信号に変換するため、LCD駆動装置とLCD制御部間のデータライン数を低減でき、連結配線を

【図2】



【図3】



簡略化できる。また、データ伝送時に発生する電磁波障害を抑制し得るという効果がある。

【0033】請求項2に係る発明によれば、YUV形式のデータをRGB形式のデータに変換するための具体的な構成が提供される。又、請求項3に係る発明によれば、YUV形式のデータを最下位ビット側にシフトさせるだけで、YUV信号を所定の数で割った場合と等価の結果を得ることができるという効果がある。

【0034】更に、請求項4に係る発明によれば、シフトされたデータを加算及び減算するだけでRGBデータを得ることができるという効果がある。

【図面の簡単な説明】

【図1】本発明に係るカラーLCD駆動装置の一実施形態の構成を示したブロック図である。

【図2】図1のデータ変換部の構成を示したブロック図である。

【図3】図2のシフティング部の構成を示したブロック図である。

【図4】(A)～(C)はそれぞれ図3の第1～第4シフタの構成を示したブロック図である。

【図5】図2の加算/減算部の構成を示したブロック図である。

【図6】従来のカラーLCD駆動装置の構成を示したブロック図である。

【符号の説明】

10；ロジック制御部

20；入力レジスタ部

30；記憶レジスタ部

40；レジスタストリング部

50；D/A変換部

100；データ変換部

110；シフティング部

120；加算/減算部

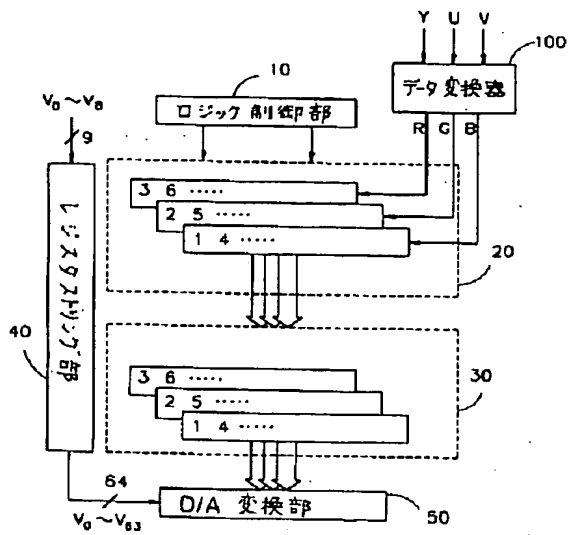
111～114；第1シフタ～第4シフタ

121～124、126；第1加算器～第4加算器、第5加算器

125；減算器

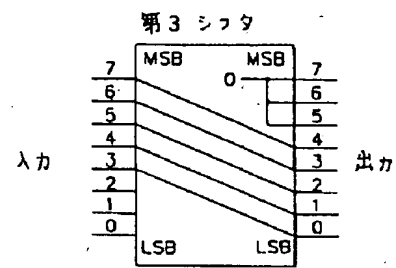
電圧信号；V0～V8、V0～V63

【図1】

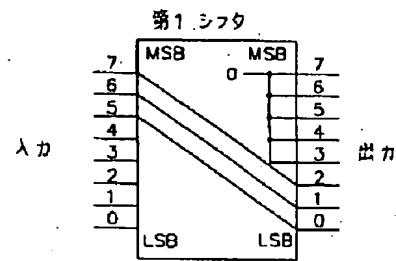


【図4】

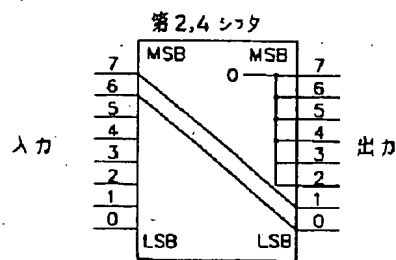
(A)



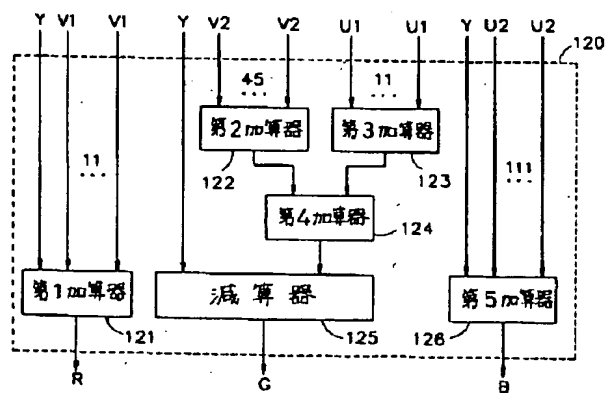
(B)



(C)



【図5】



【図6】

